

LAPIS Semiconductor Errata

ML620Q500H シリーズ

発行日: 2016 年 05 月 19 日



ご注意

- 1)本資料の記載内容は改良などのため予告なく変更することがあります。
- 2)ラピスセミコンダクタは常に品質・信頼性の向上に取り組んでおりますが、半導体製品は種々の要因で故障・誤作動する可能性があります。
万が一、本製品が故障・誤作動した場合であっても、その影響により人身事故、火災損害等が起こらないようご使用機器でのデレーティング、冗長設計、延焼防止、バックアップ、フェイルセーフ等の安全確保をお願いします。定格を超えたご使用や使用上の注意書が守られていない場合、いかなる責任もラピスセミコンダクタは負うものではありません。
- 3)本資料に記載されております応用回路例やその定数などの情報につきましては、本製品の標準的な動作や使い方を説明するものです。したがって、量産設計をされる場合には、外部諸条件を考慮していただきますようお願いいたします。
- 4)本資料に記載されております技術情報は、本製品の代表的動作および応用回路例などを示したものであり、それをもって、当該技術情報に関するラピスセミコンダクタまたは第三者の知的財産権その他の権利を許諾するものではありません。したがって、上記技術情報の使用に起因して第三者の権利にかかわる紛争が発生した場合、ラピスセミコンダクタはその責任を負うものではありません。
- 5) 本製品は、一般的な電子機器 (AV機器、OA機器、通信機器、家電製品、アミューズメント機器など) および本資料に明示した用途への使用を意図しています。
- 6)本資料に掲載されております製品は、耐放射線設計はなされていません。
- 7)本製品を下記のような特に高い信頼性が要求される機器等に使用される際には、ラピスセミコンダクタへ必ずご連絡の上、承諾を得てください。
・輸送機器 (車載、船舶、鉄道など)、幹線用通信機器、交通信号機器、防災・防犯装置、安全確保のための装置、医療機器、サーバー、太陽電池、送電システム
- 8)本製品を極めて高い信頼性を要求される下記のような機器等には、使用しないでください。
・航空宇宙機器、原子力制御機器、海底中継機器
- 9)本資料の記載に従わないために生じたいかなる事故、損害もラピスセミコンダクタはその責任を負うものではありません。
- 10) 本資料に記載されております情報は、正確を期すため慎重に作成したのですが、万が一、当該情報の誤り・誤植に起因する損害がお客様に生じた場合においても、ラピスセミコンダクタはその責任を負うものではありません。
- 11) 本製品のご使用に際しては、RoHS 指令など適用される環境関連法令を遵守の上ご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、ラピスセミコンダクタは一切の責任を負いません。本製品の RoHS 適合性などの詳細につきましては、セールス・オフィスまでお問合せください。
- 12) 本製品および本資料に記載の技術を輸出又は国外へ提供する際には、「外国為替及び外国貿易法」、「米国輸出管理規則」など適用される輸出関連法令を遵守し、それらの定めにしたがって必要な手続を行ってください。
- 13) 本資料の一部または全部をラピスセミコンダクタの許可なく、転載・複写することを堅くお断りします。

Copyright 2015-2016 LAPIS Semiconductor Co., Ltd.

ラピスセミコンダクタ株式会社

〒222-8575 神奈川県横浜市港北区新横浜 2-4-8

<http://www.lapis-semi.com>

1. はじめに

ML620Q500H シリーズ (ML620Q503H/504H) のユーザーズマニュアルの説明に不備があることが判明しました。つきましては、その内容をお知らせ致します。

対象のユーザーズマニュアル : FJUL620Q504H-01

1.1 一覧

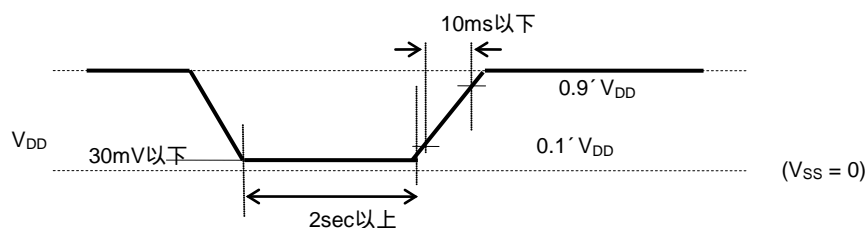
No.	記載日	更新日	内容
1	2015.10.16	-	電源投入/遮断について
2	2015.10.16	-	ML620Q503H のメモリマップ
3	2016.05.19	-	タイマの制限事項

2. 詳細説明

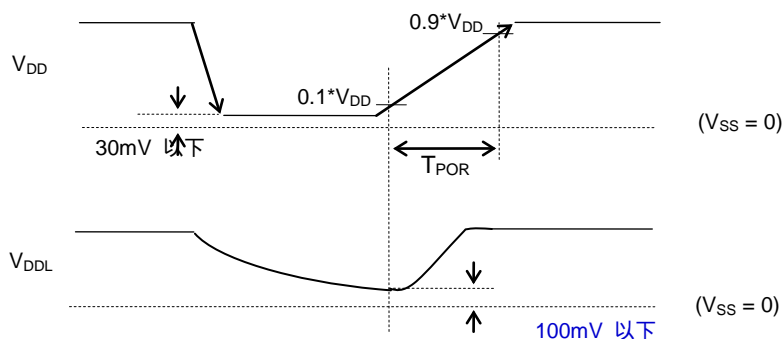
2.1 電源投入遮断について

電源投入の制約を変更します (ユーザーズマニュアルの付録 C)。

(訂正前)



(訂正後)



電源遮断/投入とパワーオンリセット

[ご注意]

V_{DDL} が 100mV 以上のときに電源を投入される場合は RESET_N 端子を”L”レベルにしてリセットを入れてください。

2.2 ML620Q503Hのメモリマップ

ML620Q503H のテスト領域の番地を訂正します (ユーザーズマニュアル 2.CPU とメモリ空間)。

(訂正前)

CSR:PC	コードセグメント0
0:0000H	ベクタテーブル あるいは プログラム・コード
0:00FFH	プログラム・コード
0:0100H	
0:7BFFH	テストデータ領域 (書き換え可)
0:7C00H	
0:7DFFH	テストデータ領域 (書き換え不可)
0:7E00H	
0:7FFFH	

8bit

(訂正後)

CSR:PC	コードセグメント0
0:0000H	ベクタテーブル あるいは プログラム・コード
0:00FFH	プログラム・コード
0:0100H	
0:7BFFH	未使用領域
0:7C00H	
0:0FBFFH	テストデータ領域 (書き換え可)
0:0FC00H	
0:0FDFFH	
0:0FE00H	テストデータ領域 (書き換え不可)
0:0FFFFH	

8bit

2.3 タイマの制限事項

8ビットタイマを2チャンネル使った16ビットタイマモードを使用する場合、以下に示す2点の制限事項があります。多機能タイマは対象ではありません。

2.3.1 制限事項 1

8ビットタイマを2チャンネル使用した16ビットタイマモードを使用する場合、下位8ビットのタイマデータレジスタ(TMnD)への“0FEh”の設定は禁止です。“0FEh”以外の値(“00h~0FDh”、もしくは“0FFh”)を設定してください。上位8ビットのタイマデータレジスタ(TMmD)の設定値に制限はありません。

下位8ビットのタイマデータレジスタに“0FEh”を設定した場合、一度目の割込み周期は正常に動作しますが、二度目以降の割込み周期はタイマカウンタが“0000h”に初期化されず“0100h”からカウントアップするため、タイマクロック256クロック分短い周期となります。

2.3.2 制限事項 2

8ビットタイマを2チャンネル使用した16ビットタイマモードを使用する場合、ソフトウェアにてタイマを強制的に停止した後、もしくはワンショットタイマモードでタイマが自動停止した後に再度タイマを開始する際は、タイマカウンタレジスタ(TMmC, TMnC)の値が“0000h”の場合であっても必ず上位8ビット、もしくは下位8ビットのタイマカウンタレジスタに書き込みを行いタイマカウンタレジスタを“0000h”に初期化してください。下位8ビットのタイマカウンタレジスタ(TMnC)、もしくは上位8ビットタイマカウンタレジスタ(TMmC)のどちらか片方に書き込むと、両方のタイマカウンタレジスタが初期化されます。

タイマカウンタレジスタを初期化しなかった場合、再開後の一度目の割込み周期が異常になる場合があります。

2.3.3 対策

制限事項1、2の回避するためのソフトウェア対策例を以下に示します。

タイマ0、タイマ1を使用した16ビットタイマモードの場合の対策例です。

```
if ( TM0D == 0xfe ) TM0D = 0xfd; // タイマデータレジスタの設定値確認と変更(制限事項1の対策)
TM0C = 0x00; // タイマカウンタレジスタの初期化(制限事項2の対策)
TORUN = 1; // タイマカウント開始
```

下位8ビットのタイマデータレジスタ(TM0D)の設定値を確認し0FEhの場合は0FDhに変更し、さらにタイマカウンタレジスタ(TM1C, TM0C)を初期化した後に、タイマのカウントを開始します。

2.3.4 改修計画

ハードウェアを改修する計画はありません。タイマ機能使用上の制限事項とさせていただきます。

ユーザーズマニュアルへは、次回改版時に注意事項として記載いたします。

改版履歴

ドキュメント No.	発行日	ページ		変更内容
		改版前	改版後	
15LD-1070-01J	2015.10.16	-	-	初版発行
16LD-0725-02J	2016.05.19	-	4	2.3 Timer に関する制限事項追加